

# 高周波領域での銅箔表面粗さによる信号損失

Elaine Liew, Mitsui Copper Foil Malaysia, Shah Alam Malaysia

Taka-aki Okubo, Toshio Sudo, Shibaura Institute of Technology, Tokyo Japan

Toshihiro Hosoi, Hiroaki Tsuyoshi, Fujio Kuwako, Mitsui Kinzoku Co., Ltd, Japan

## アブストラクト

近年の電子機器では大量のデータを処理するために、プリント基板上での高速信号伝送の必要性がますます増大している。そこで、本論文ではプリント基板の銅配線の信号損失について研究されている。最初に、信号損失が電磁気学に基づいて、誘電損失と導体損失に定量的に分解されている。特に、導体の表面粗さによる散乱損失が詳細に調べられ、低粗度銅箔の有用性が示されている。

## 1. はじめに

近年の高性能な IT 機器には、大量のデータを短い時間で処理することが強く要求される。電子機器内部の信号伝送速度が高速化されると、プリント基板の信号損失は、GHz 帯領域でますます顕著になり、様々な問題を引き起す。例えば、信号の立ち上り時間の劣化は、信号のビット誤り率を増大させる。従って、プリント基板の信号損失の低減はますます重要になってきている。ここでは、表面粗さの異なる銅箔や低損失誘電材料を組み合わせた様々な評価ボードを製作し、それらの S21 特性を測定し、汎用の FR-4 材と比較している。特に、信号損失の低減効果を、表面粗さの滑らかな銅箔や低損失誘電材料を使って定量的に示されている。

## 2. 信号損失とは

プリント基板上配線の総合信号損失は、導体損失と誘電損失に分類され、以下の式(1)のようになる、

$$\text{Loss} = \text{Loss}_D + \text{Loss}_C \quad (1)$$

ここで、Loss<sub>D</sub> は誘電損失、Loss<sub>C</sub> は導体損失である。誘電損失は以下の式(2)で表される。

$$\text{Loss}_D = 90.9\sqrt{\epsilon_r} \times \tan \delta \times f \quad (2)$$

ここで、 $\epsilon_r$  は比誘電率、 $\tan \delta$  は誘電正接、 $f$  は周波数(GHz)である。

次に、導体損失は表皮効果による損失と表面粗さによる散乱損失とに分けられるので、式(3)のようく表される。

$$\text{Loss}_C = \text{Loss}_H + \text{Loss}_S \quad (3)$$

ここで、Loss<sub>H</sub> は表皮効果による損失、Loss<sub>S</sub> は散乱損失である。高周波になると、電流分布は導体の表面やエッジ部に集中する。表皮深さ(skin depth) $d$  は表皮効果の目安になるもので、表皮深さ  $d$  は表面電流の大きさが  $1/e$  になるところで定義され、式(4)で表される。

$$d = \sqrt{\frac{2}{\omega \mu \sigma}} \quad (4)$$

ここで、 $\omega$  は角周波数、 $\mu$  は透磁率、銅の導電率  $\sigma = 1.72 \times 10^{-8} (\Omega \text{ m})$  である。

図 1 に銅の表皮深さの周波数依存性を示す。表皮深さは 1GHz では約  $2.1 \mu \text{m}$  である。高周波では電流が流れる配線導体の実効的な断面積が狭くなるため、信号損失は周波数に比例して増大する。表皮効果による信号損失は式(5)のようになる。

$$\text{Loss}_H = \frac{2.26 \times 10^{-8} \times f}{W} \quad (5)$$

ここで、W は導体の配線幅である。

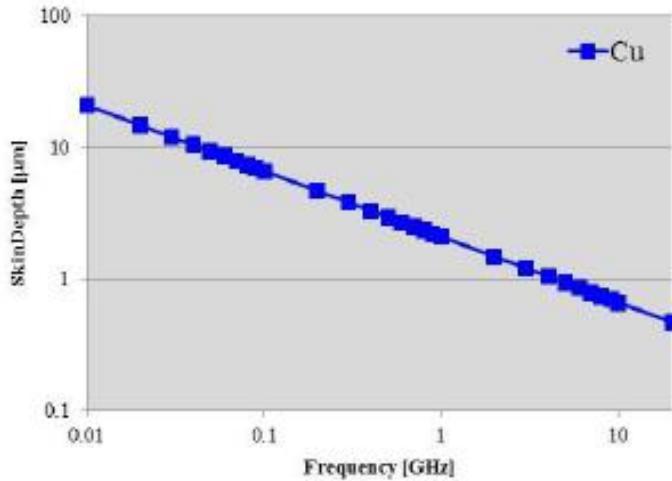


図 1：銅の表皮深さの周波数依存性

図 2 は配線導体をもつプリント基板断面の SEM 画像である。通常配線導体の表面は、プリプレグとの密着強度を上げるために意図的に粗化される。プリント基板に通常使われている銅箔の代表的な表面粗さ Rz は  $6 \mu m$  である。この値は、1GHz の表皮深さである  $2.1 \mu m$  より大きな値である。Rz は表面 10箇所での平均粗さである。表皮深さは高周波では表面粗さより小さくなるために、散乱損失は顕著になる[1][2][4][5]。

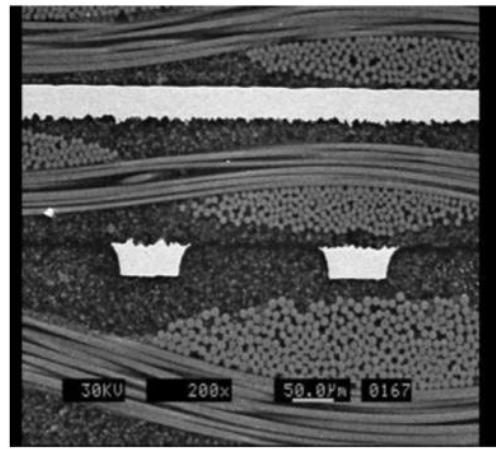


図 2：銅配線の表面粗さの SEM 画像

### 3. 評価ボードの構成

散乱損失と銅箔表面粗さの関係を調べるために、異なる表面粗さをもつ銅箔を使って評価ボードを製作した。評価ボードは図 3 のように導体層が 4 層で作られたものである。伝送線路の構造の差異を観測するために、評価ボードには 4 種類の伝送線路が作られた。つまり、シングルエンドのマイクロストリップ線路(MSL)とストリップ線路(STL)、差動のマイクロストリップ線路とストリップ線路の 4 種類である。シングルエンド配線の特性インピーダンスは  $50 \Omega$  になるように設計し、差動線路のインピーダンスは  $100 \Omega$  になるように設計されている。

層間絶縁体として、3 種類の誘電材料を使って製作した。つまり G1 材( $Dk=3.7, Df=0.002$ )、G2 材( $Dk=3.8, Df=0.005$ )と汎用の FR-4 材 ( $Dk=4.4, Df=0.02$ )である。前 2 者は低損失誘電材料と呼ばれている。さらに、評価ボードは図 4 のように、3 種類の配線長(100, 200, 300mm)をもつように設計され、配線長による信号損

失を比較できるようにした。

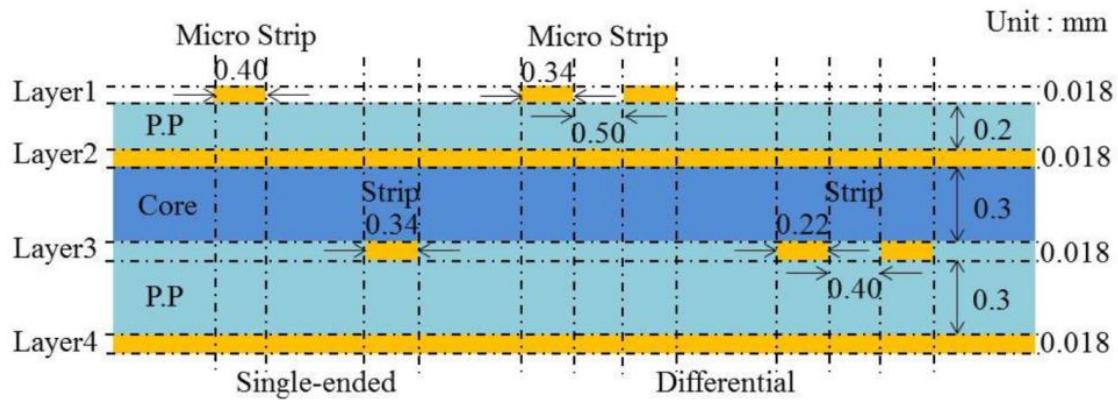


図3:4種類の伝送線路の断面

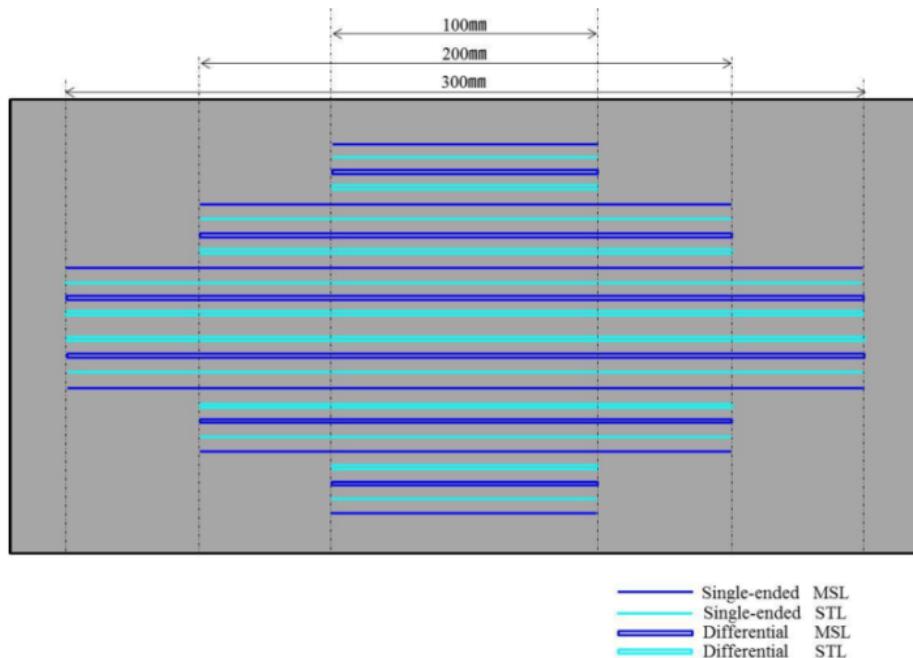


図4:評価ボードの表面層のレイアウト

#### 4. 測定結果

ベクトル・ネットワークアナライザ(VNA: Keysight 社 E5071-C)を使って、300kHz から 20GHz までの S パラメータを測定した。図5に配線構造の異なる評価ボードの S パラメータを示す。G1 材 200mm 配線長の S21、あるいは Sdd21 を測定したところ、シングルエンド配線の信号損失は約-8dB で、差動配線の信号損失は約-6dB であった。差動配線の信号損失はシングルエンド配線より信号損失が少ない。このことから高速信号伝送には差動配線構造が有効であることが分かる。

図6に異なる誘電体材料で作成した評価ボードの S パラメータをシングルエンド配線の MSL で比較した結果を示す。FR-4 材では測定した総合損失は約-19dB、一方 G1 材で測定した総合損失結果は約-8dB、G2 材では-10dB であった。FR-4 材と比べると G1 材の誘電損失は 58%だけ低減したことになる。高速信号伝送用には低損失誘電材料を使う必要性が分かる。

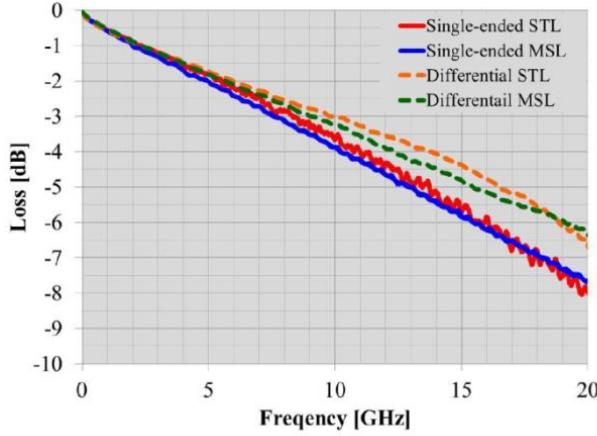


図 5 : 伝送線路構造による信号損失の比較(G1 材)

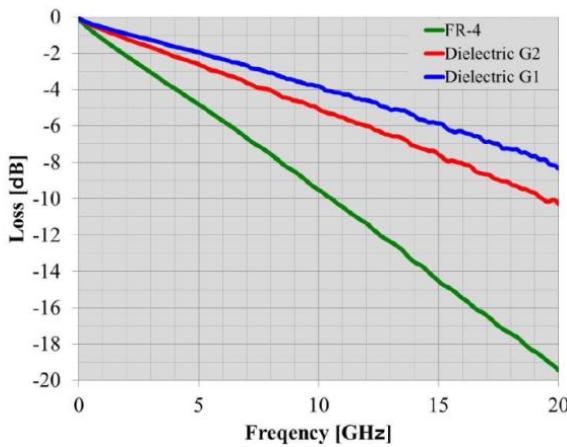


図 6 : 誘電体材料による信号損失の測定結果比較 (Single MSL)

## 5. 全信号損失を導体損失と誘電損失に分解する

低損失誘電材料を使うと信号損失を劇的に改善できる。そうすれば全信号損失に占める誘電損失の割合は減ることになるが、逆に言えば、全信号損失に対して導体損失の占める割合は増大することになる。

全信号損失中の導体損失と誘電損失の割合を調べてみよう。全信号損失は式(6)のように表される。誘電損失は周波数  $f$  に比例するが、導体損失はその要素である表皮効果による損失が式(5)で示すように周波数の平方根に比例することから周波数の平方根  $\sqrt{f}$  に比例する。

$$\text{Loss} = Af + B\sqrt{f} \quad (6)$$

この式の両辺を周波数の平方根で割ることにより、式(7)が得られる。

$$\frac{\text{Loss}}{\sqrt{f}} = A\sqrt{f} + B \quad (7)$$

ここで、A と B は、それぞれの損失の比例係数である。これらの比例係数の値は回帰直線から求めることができる。つまり式(7)の右辺は周波数の平方根に関する 1 次関数であることから、係数 A はこの直線の傾き、係数 B は切片から求めることができる。図 7 は FR-4 材の信号損失とその回帰直線を示す。この回帰直線から、係数 A の値は  $-7.23E-10$ 、係数 B の値は  $-1.49E-5$  であった。係数 A、B が求まれば、式(6)の全損失を誘電損失と導体損失に分けたことになる。

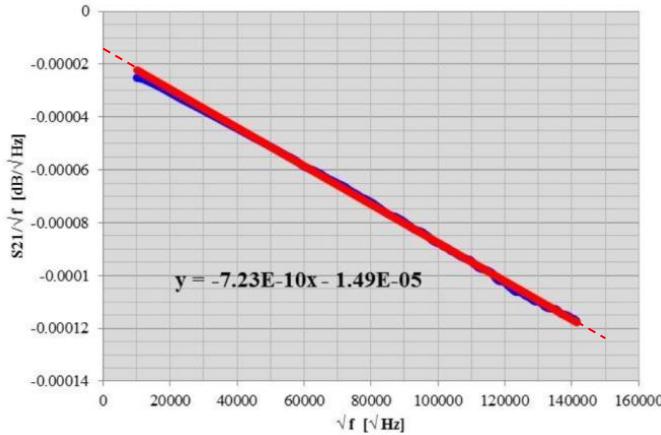


図 7 : FR-4 材に対する信号損失と回帰直線(赤線とその延長線)

図 8 は FR-4 材に対して導体損失と誘電損失に分離した結果を示す。総合損失は測定値に良く合致する。同様の手法を用いると、G1 材の信号損失も誘電損失と導体損失に分解できる。図 9 は G1 材の損失の分解結果である。FR-4 の場合、導体損失は総合損失に対する割合は、20GHz では約 13%である。しかし低損失材料である G1 材では、全損失に対する導体損失の割合は約 30%に上昇する。この結果から、導体損失の低減は、低損失材料を使ったときの方が相対的により効果的だと言える。導体損失の一部である表面粗さによる散乱損失は、高周波域での総合損失を下げるためにはより重要であると言える。

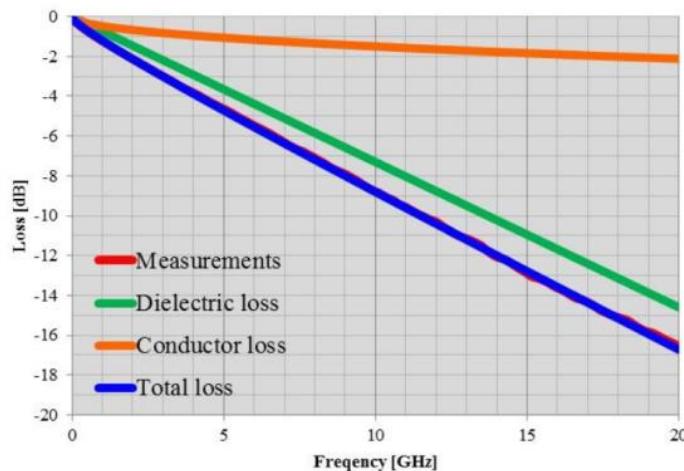


図 8 : FR-4 材の誘電損失と導体損失への分解

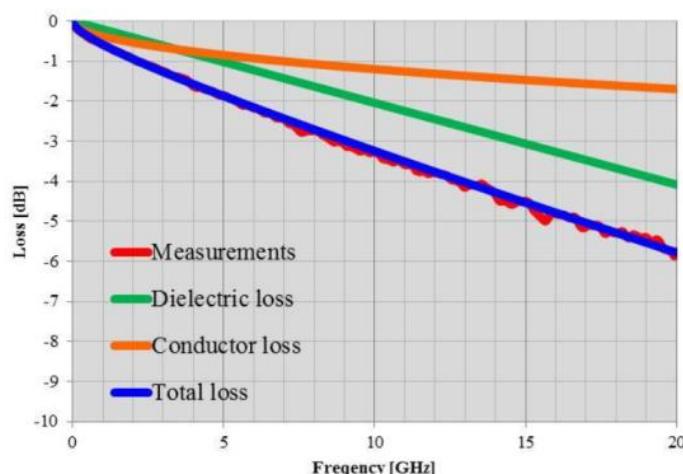


図 9 : G1 材の誘電損失と導体損失への分解

## 6. 銅箔表面の粗さ

図 10 は今回調べた 5 種類の銅箔表面の SEM 像である。銅箔の表面状態は様々であるが、銅箔表面の粗化処理は銅のこぶ(nodule)を付着させることによって行われる。図 11 は銅箔表面を模式的に示したものである。

RTF(MLS-G)箔の場合、銅箔の接着面(シャイニー(ドラム)面ともいう)上に、ほぼ直径 1.5μm の球状こぶが密に付着している。こぶの上に更にこぶが付着した構造もみられる。MWG-VSP 箔は RTF 箔と同様な状態であるが、より高密度にこぶが形成されている。しかし、HS-VSP、HS1-VSP では、球の高さは低くなり、半球状に変わっている。NS-VSP では銅こぶは全く無くなっている。10GHz 以上の高周波域では、表皮深さは球状半径より小さくなるため許容できない。

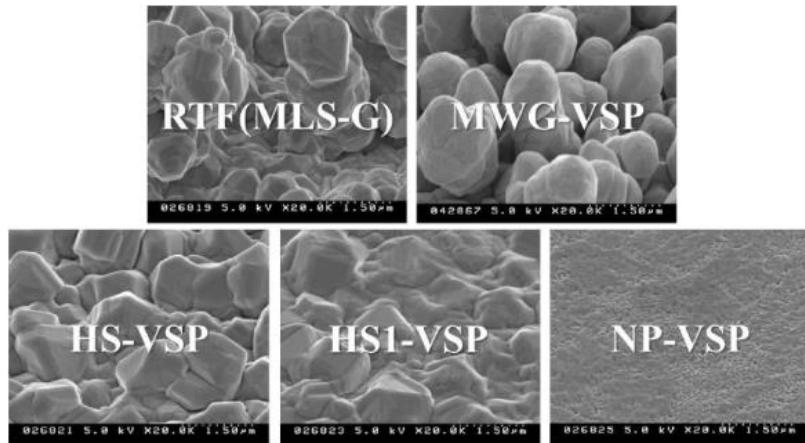


図 10：5 種類の銅箔表面の SEM 像(×2 万倍)

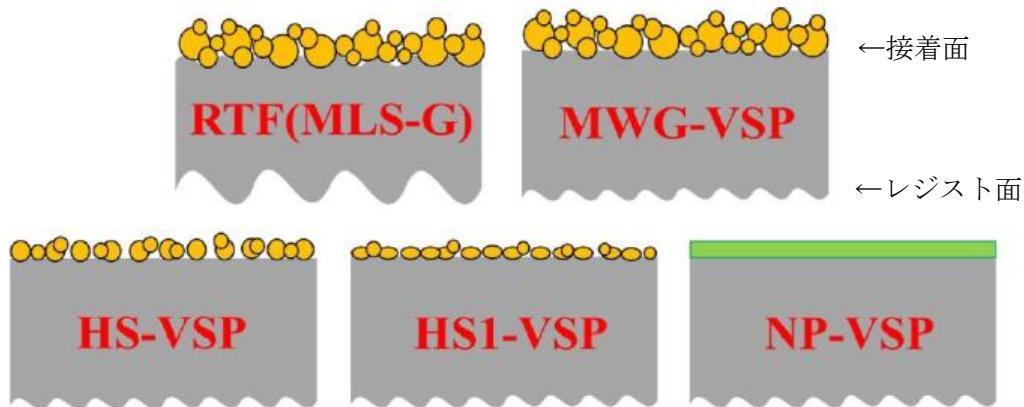


図 11：銅箔表面の模式図

表面粗さは 10箇所の平均粗さ  $R_z$  と、自乗平均平方根  $R_q$  という 2 種類の方法で測定された。接着面とレジスト面の表面粗さの結果を表 1 から表 4 に示す。ここで接着面は銅こぶのある面であり、レジスト面は銅こぶの無い面である。測定には、2 種類の非接触法による表面粗さ計、共焦点レーザ走査顕微鏡(laser microscope)、白色光干渉計(Zygo)が使われた。また図 12～図 15 に表面粗さの測定結果を示す。

接着面での表面粗さは RTF>MWG-VSP>HS-VSP>HS1-VSP>NP-VSP の順に小さい。銅箔 HS1-VSP の表面粗さ  $R_z$  値は、銅箔 RTF の 26% であった。接着面の表面粗さの測定値を表 1 と 2、図 12 と 13 に示す。

一方、レジスト面の表面粗さは RTF>MWG-VSP=HS-VSP=HS1-VSP=NP-VSP の順である。これは図 11 の銅箔表面のレジスト面の模式図から類推されるが、銅箔 RTF のレジスト面は波状のマット面になっているが、他の銅箔のレジスト面は平滑された面である。銅箔 RTF のレジスト面の表面粗さは 5 種類の銅箔中では最も大きい。レジスト面のこれらの測定値を、表 3 と 4、図 14 と 15 に示す。

表 1 : 接着面の表面粗さ Rz の測定結果

copper foil	Laser microscope	Zygo
RTF	3.95	4.21
MWG-VSP	3.75	3.86
HS-VSP	2.13	1.80
HS1-VSP	1.42	1.09
NP-VSP	0.19	0.29

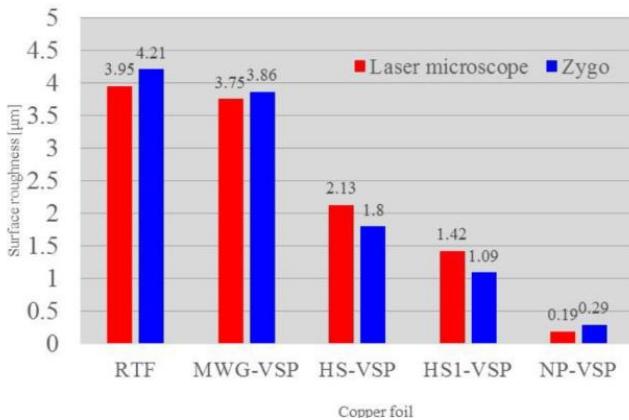


図 12: 接着面の表面粗さ Rz の測定結果

表 2 : 接着面の表面粗さ Rq の測定結果

copper foil	Laser microscope	Zygo
RTF	0.78	0.48
MWG-VSP	0.74	0.50
HS-VSP	0.35	0.22
HS1-VSP	0.24	0.12
NP-VSP	0.03	0.02

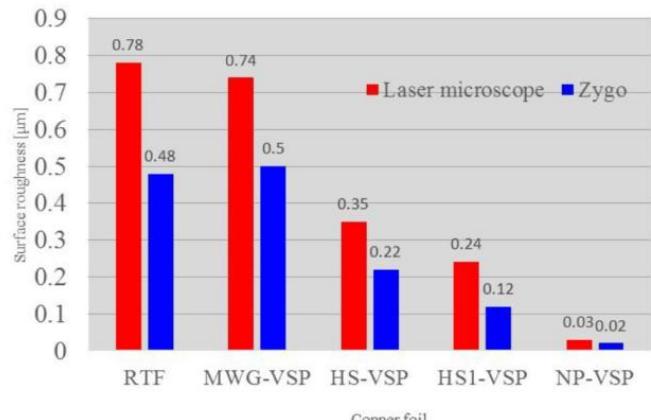


図 13: レジスト面の表面粗さ Rz の測定結果

表 3 : レジスト面の表面粗さ Rz の測定結果

copper foil	Laser microscope	Zygo
RTF	2.49	3.13
MWG-VSP	0.99	1.21
HS-VSP	0.97	1.23
HS1-VSP	1.06	0.99
NP-VSP	1.25	1.15

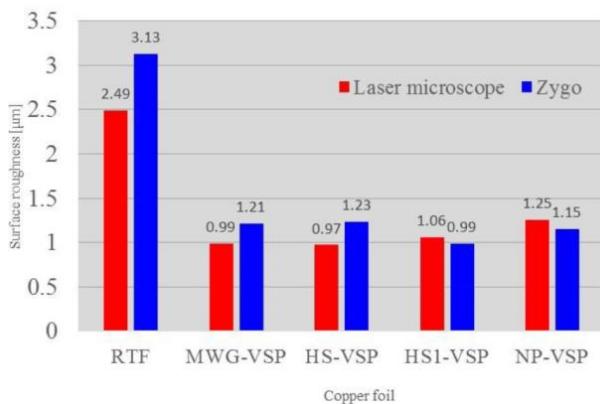


図 14: レジスト面の表面粗さ Rz の測定結果

表 4 : レジスト面の表面粗さ Rq の測定結果

copper foil	Laser microscope	Zygo
RTF	0.51	0.42
MWG-VSP	0.18	0.16
HS-VSP	0.18	0.17
HS1-VSP	0.17	0.13
NP-VSP	0.22	0.12

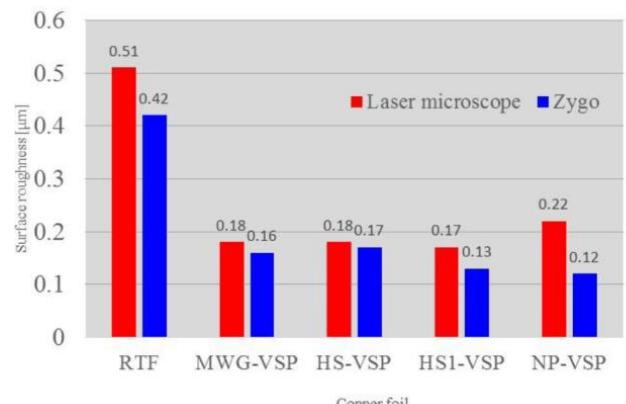


図 15: レジスト面の表面粗さ Rq の測定結果

## 7. 低粗度な銅箔の剥離強度について

前節で述べたように、銅箔の接着面は銅のこぶ(nodule)で密に覆われているので、低粗度銅箔とは銅のこぶの高さを低くすることを意味する。銅箔の密着強度はアンカー効果と、銅箔とレジン境界の物理的・化学的密着強度に依存している。低粗度にすることは密着強度を弱めることを意味する。銅箔の剥離強度(peal strength)試験は積層基板の密着強度を測定するために使われる。剥離強度が低いと PCB のハンダ付けプロセス時にデラミ問題を起こす。しかし、大きく密度の濃いこぶは高周波用途には許されない。

図 16 は銅箔の表面を粗くせずに剥離強度を高める 2 つのアプローチを示す。G1、G2、G3、G4 材は工業的に使用されている高周波用途の低損失積層材料である。また HS1-VSP と HS-VSP2 材は共に全く同じ低粗度のプロファイルをもっているが、HSP1-VSP2 では新しい化学的接合処理が施されている。NA-VSP 材は図 11 に示したように、薄いレジンで被覆された全くこぶの無い銅箔である。この NP-VSP では、薄いレジンは新しい化学的接合処理により銅箔との剥離強度を増す。このことは G3 と G4 材の積層材の剥離強度を改善するために非常に有効である。この新しい化学的処理と薄いレジン被覆の有効性はこの実験で証明された。

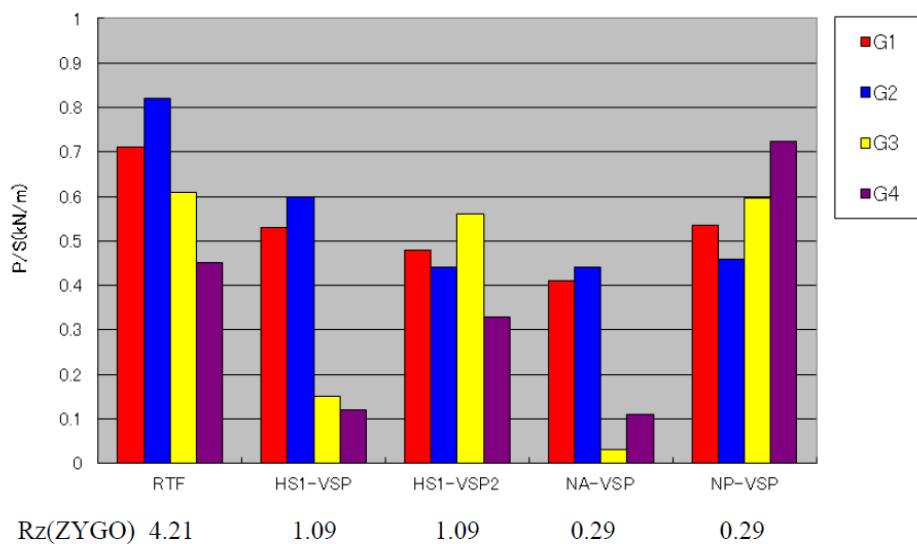


図 16：低損失積層材料の低粗度銅箔の剥離強度

## 8. 銅箔の表面粗さと信号伝送損失の関係について

図 17 は G1 材で 200mm 長のシングルエンドストリップ線路の S21 特性の測定結果である。さらにこの図では、表面粗さによる信号損失の差異をも示している。RTF 銅箔の 20GHz での損失は約-8.7dB であった。一方、NP-VSP 箔の 20GHz での損失は約-7.2dB であった。両銅箔間の信号損失の差異は 20GHz で約 1.5dB であった。

図 18 は銅箔の表面粗さ Rz と 20GHz での信号損失の関係を示す。このときの信号損失は G1 材で配線長 200mm のストリップ線路のデータに基づいている。左側の縦軸は銅箔の表面粗さ Rz を示し、右側の縦軸は信号損失を示す。横軸は銅箔の種類を示す。この図から銅箔の表面粗さが小さくなるにつれて信号損失が小さくなることが分かる。最も表面粗さの大きい RTF 材と最も表面粗さの小さい NP-VSP と比べると、NP-VSP 材の信号損失は、その差は 1.5dB で、RTF 材の信号損失の 17%だけ低減されることになる。低粗度の銅箔を採用することは、銅箔の散乱損失を低減することに有効であることを示し、低誘電率材と組み合わせれば、信号損失を大きく改善できる。

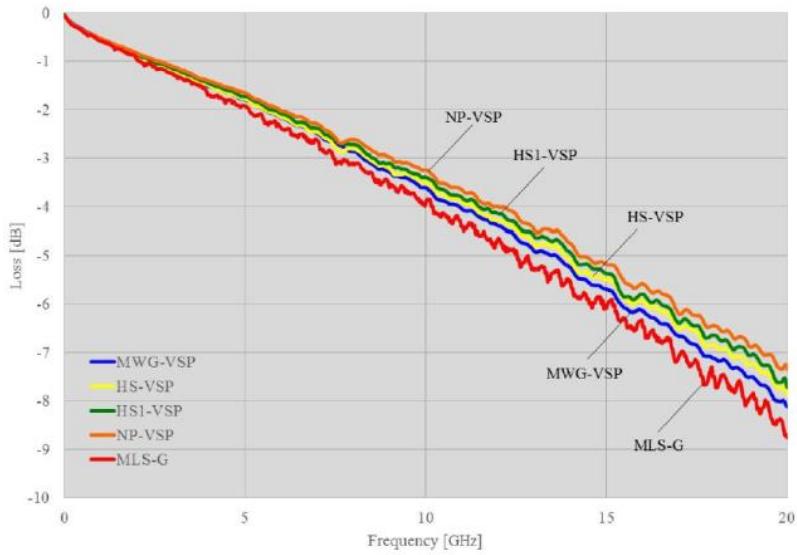


図 17 : 様々な銅箔の信号損失の測定結果比較

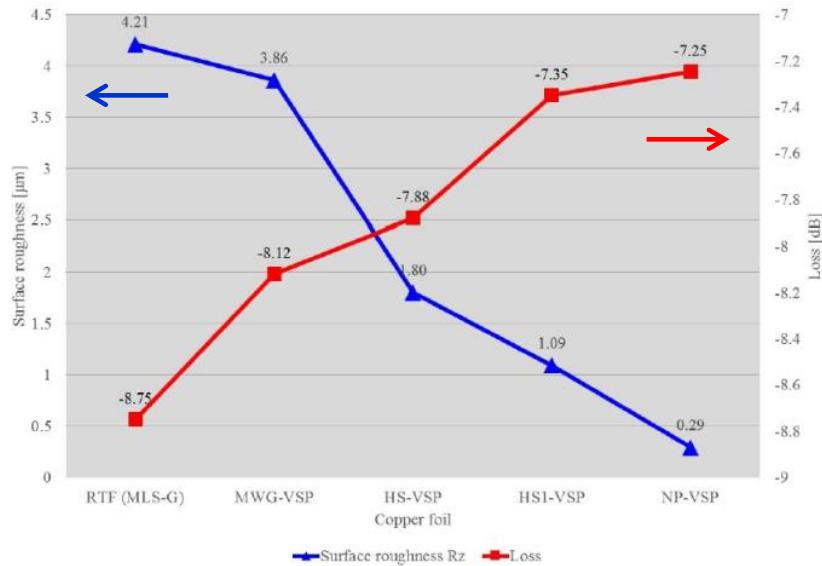


図 18 : 銅箔の表面粗さと 20GHz での信号損失の関係

## 9. まとめ

- 本稿では、プリント基板上の様々な伝送線路構造の S パラメータを詳細に測定し詳細に分析した。
- ・シングルエンド配線より差動配線を用いれば、信号損失の低減効果は大きいことが確認できた。このことは高速信号伝送には差動伝送が有用であることを示す。
  - ・信号損失は低損失誘電材料を用いることによって、大きく改善できる。誘電体 G1 材の信号損失は、FR-4 材の信号損失に比べて約 58%だけ低減された。
  - ・FR-4 の代わりに低損失誘電材料を用いれば、誘電損失は低減するが、全損失に対する導体損失の割合は増加する。FR-4 材の導体損失の全損失に対する割合は約 13%であるが、G1 材では約 30%に増加する。
  - ・低損失誘電材料を用いるとき、低粗度銅箔を採用すれば、全損失を低減するために有効である。
  - ・銅こぶの無い銅箔上への薄いレジン被覆と新しい化学的処理は、積層材の密着強度の改善に役立つ。

## References

- [1] S. Hinaga, M. Y. Koledintseva, P. K. R. Anmula, J. L. Drewniak, "Effect of Conductor Surface Roughness upon Measured Loss and Extracted Values of PCB Laminate Material Dissipation Factor," Proc. of IPC 2009.
- [2] E. Bogatin, "Transmission technology of high-speed digital signal Signal Integrity Introduction" Pearson Education, Inc. Chapter 9, pp.296-354, 2010.
- [3] T. Suzuki, M. Ogihara, Y. Takada, T. Matsumoto, N. Senoku, "Study of transmission loss factors and influence of surface roughness" MES2002 (12<sup>th</sup> Microelectronics Symposium), pp.443-446, October 2002.
- [4] S. H. Hall & H. L. Heck, "Advanced Signal Integrity for High-speed digital circuit design" John Wiley & Sons, Inc. Chapter 5 pp.189 -234, 2009.
- [5] M. Y. Koledintseva, A. G. Razmadze, A. Y. Gafarov, Soumya De, J. L. Drewniak, and S. Hinaga, "PCB Conductor Surface Roughness as a Layer with Effective Material Parameters," Proc. of IEEE EMC Symposium, pp.138-143, 2012.

以上